

ムーアの法則からインテルのイノベーションへ: 予測を現実に
(日本語参考訳)

Radhakrishna Hiremane
Technical Marketing Engineer
Intel Corporation

目次

(ページ番号をクリックすると、該当のセクションにジャンプします。)

ムーアの法則からインテルのイノベーションへ: 予測を現実	3
概要: 数十億の人々の生活を改善	3
インテルのイノベーション: 過去、現在、そして未来.....	3
ムーアの法則の起源	4
世界を変える	4
ムーアの法則は続くか?	5
現在および未来のテクノロジー.....	6
シリコンの集積: イノベーションの原動力.....	6
超紫外線への移行.....	7
光の可能性.....	7
未来の展望.....	8
まとめ.....	8
関連情報	9
著者紹介	9

責任の制限: 明示・黙示を問わず、商品性、知的所有権の非侵害及び特定目的の適合性の保証等、如何なる保証もなしに、資料は「現状のまま」で提供されています。如何なる場合でも、インテルとその提供者は、資料の使用又は使用不能によって生じる如何なる損害(逸失利益、業務の中断、情報の損失・消失を含み、またこれらに限定されない)に、インテルがそのような損害の可能性について知らされていた場合であっても、その責任を一切負いません。間接及び付随的な損害の責任の除外及び制限を禁じる国または地域においては、上記の制限はお客様に適用されません。さらに、インテルは、情報、テキスト、グラフィック、リンク、又はこれらの資料に含まれる事柄の正確性及び完全性を保証しません。インテルはいつでも予告することなく、これらの資料及びその中で記載されている製品に変更を加えることが出来ます。インテルは資料を更新することをお約束するものではありません。

注意: インテルは、他社のウェブ・サイトの内容については一切関与しておらず、また、他社の供給する製品またはサービスに対する推奨または保証はしていません。インテルのウェブ・サイトで紹介しているリンクはすべて、参考情報を提供することだけを目的としています。

Copyright © Intel Corporation 2005. *一般にブランド名または商品名は、各社の商標または登録商標です。

ムーアの法則からインテルのイノベーションへ: 予測を現実に

Radhakrishna Hiremane
Technical Marketing Engineer
Intel Corporation

概要: 数十億の人々の生活を改善

ある1つの所見が予言と呼ばれるようになるには、それが人々の心に残る深みを持ち、しかも歴史がその正しさを証明するのを待たなければなりません。1965年にインテルの共同設立者 Gordon Moore が1つのシンプルな所見として発表した「ムーアの法則」はまさにその条件を満たしていました。トランジスタの集積に関するこの予言的な所見は、これまでインテルの画期的なシリコンおよび製造技術、投資、研究によってその正しさが証明されてきました。インテルにより約40年間にわたって維持されてきたムーアの法則は、今後もまだまだ生き続けるものと考えられます。

過去約40年にわたり、インテルのテクノロジーは世界の数十億の人々の生活に直接影響を与え、日常生活やビジネス、そして娯楽のあり方を大きく変えてきました。インテルはシリコン・プロセス・テクノロジー、製造技術、サーマル/パワー・マネジメント・テクノロジーの主力企業として世界をリードしてきました。インテルの研究者およびエンジニアはムーアの法則が示す成長曲線の維持に努めており、これによってコンピューティング・アーキテクチャとプラットフォームは今後も進化を続けていくこととなります。

「インテルは、ムーアの法則を原動力としてコンピューティングと通信の融合を進めてきました」と語るのは、インテル コーポレーション、CEO の Craig Barrett です。「これまで一貫してムーアの法則の維持に努めてきた結果、今やインテルはテクノロジーを利用する個人や企業に統合型プラットフォームという形で幅広い機能を提供できるようになっています。これらの機能の可能性を最大限に引き出すには、イノベーションの継続と業界全体の協力がますます重要になってきます」。

インテルのイノベーション: 過去、現在、そして未来

20世紀を「鉄鋼の時代」とすれば、21世紀は「シリコンの時代」と呼んでよいでしょう。これまで、主にインテルの技術革新によって牽引されてきたシリコン半導体産業は、歴史上類を見ない急激なペースでコスト削減と指数関数的な価値創造のスパイラルを繰り返してきました。このように度重なるスパイラルによって機能が向上した結果、シリコン (マイクロプロセッサの材料) は今日の経済とインターネット社会の原動力となり、デジタル電話や PC、そして株式市場や宇宙船まであらゆるものを動かし、コンピューティングと通信が融合した高度情報化デジタル社会を支えるようになっていきます。

このように劇的な進歩を遂げてきたシリコン・テクノロジーは、今後さらに壮大な飛躍を見せ、その影響力はより広範囲に及ぶようになります。今後は、アジアや東欧、中南米、中東など、これまで比較的テクノロジーの普及が遅れていた地域の数十億の人々がデジタル・ワールドに加わってきます。これらのユーザの登場は、テクノロジー業界にとって次なる成長の波となり、また、今後世界中で人類の生活をポジティブに変革していく大きな契機ともなります。ただし、こうした変革を実現するには、テクノロジー業界全体が膨大なイノベーションと投資を行い、現在および将来の数十億のユーザのニーズに適合した次世代製品を設計していく必要があります。シリコン・テクノロジーの進歩は、その道筋をつける役割を果たします。

Gordon Moore 博士らによる共同設立以来、インテルはこれまで多くの画期的な業績を残してきました。これには、DRAM の発明、初の CMOS シリコン・プロセスの開発、トランジスタ・ゲート長1ミクロンの壁の突破、そしてゲート長100 ナノ・メートルの壁の突破などがあります。そして現在、インテルは世界最先端の65 ナノ・メートル・シリコン・プロセス・テクノロジーの開発にも成功しています。また先頃、インテルは画期的なシリコン・フォトリソグラフィの研究結果を発表しました。これは、ラマン効果と呼ばれる物理特性を利用して完全にシリコンのみによる連続発振可能なレーザを実現したもので、製造には標準的な CMOS シリコンが使用されます。

ムーアの法則を維持することは、これまでも「一見不可能なことを可能にする」ことの連続でした。インテルのシリコン・チップ設計者は一貫してトランジスタの小型化、つまりシリコン・チップに集積されるデバイスの公称加工寸法の微細化（プロセス・ジオメトリの縮小）に努めています。プロセス・ジオメトリを縮小すれば、それだけ多くのトランジスタを集積できるスペースが生まれ、異なる種類のデバイスや機能をチップ上に統合できるようになります。

インテルでは2015年およびその先を予測したテクノロジー・ビジョンを掲げています。シリコンおよび量産分野でのインテルのイノベーションによってまもなく次世代のコンピューティングが実現し、さらにコンピューティング、通信、家電、そして高度な機能や用途を備えた新しい魅力的な機器が低コストで統合されるようになると考えています。

ムーアの法則の起源

インテルの共同設立者の1人である Gordon Moore 博士は、1965年4月19日号の「Electronics」誌に、「一定面積に集積されるトランジスタの数は12か月で倍増し、それに伴いトランジスタの動作速度が向上する」という予測を発表しました（その後、1975年に Moore 博士はチップの複雑化を考慮してトランジスタ数の倍増ペースを24か月に修正しています）。また、一般にはあまり知られていませんが、Moore 博士はテクノロジーの進歩とともに製造コストが劇的に下落することも予測していました。

現在「ムーアの法則」として広く知られているこの予測は、コンピューティング・テクノロジーの世界では時間とともに価値の向上とコストの削減が同時進行することを予測した点において、きわめて鋭い洞察を示していました。こうした考え方は、2倍の機能を持つ機械は製造コストも2倍になるという当時の常識からあまりにもかけ離れたものでした。しかし、ソリッドステート・エレクトロニクスの世界では、まさにその逆のことが起こるのです。トランジスタのサイズが縮小するにつれて、集積回路（IC）のコストは下がり、性能が向上します。

1965年当時、トランジスタ1個の値段は1ドル以上でした。それが1975年には1セント以下になり、1個のダイに約100,000個のトランジスタを集積できるまでに微細化されました。1979年に約1.5 MIPS (Million Instructions per Second) だったプロセッサのパフォーマンスは、1989年の i486™ で約50 MIPS、そして1999年のインテル® Pentium® III プロセッサでは1,000 MIPS を超えるまでに向上しました。現在のインテル® プロセッサは10億個以上のトランジスタを集積し、動作周波数は3.2GHz を超え、パフォーマンスも10,000 MIPS 以上に達していますが、トランジスタ1個当たりのコストは1万分の1セントで量産されています。

トランジスタ・サイズを微細化しながらパフォーマンスを劇的に向上させるというインテルのイノベーションによって、コンピューティングや通信はもとより、農業、力学、医学などあらゆる産業に高度なテクノロジーがもたらされます。現在のマイクロプロセッサは世界経済を支え、インターネットの成長を促し、玩具から信号機まであらゆるものを制御しています。こうしてインテルのイノベーションは世界の数十億の人々の生活に直接影響を与え、人類の経験や世界そのものを大きく変えてきました。

世界を変える

基本的に、ムーアの法則とはテクノロジーが常に進化し、新しい機能や利用モデルが継続的に実現することを意味しています。これまでもインテルはテクノロジーがどのように進化するかを想像した上で、人々の生活やビジネスを改善し、経済成長を促すための新しい利用モデルや新しいプラットフォーム、そして新しい機会の提供に力を注いできました。

「テクノロジー・リーダーシップはまずビジョン、それも大胆なビジョンを持つことから始まります」と語るのは、インテル コーポレーションのコーポレート・テクノロジー本部ディレクターを務めるインテル・シニア・フェローの Justin Rattner です。「ビジョンを作成したら、そのビジョンをどこまでも追求し、実現していきます。もっとも、ビジョンを実現したからといって何も変わらないこともありますが、すべてを変えてしまうこともあります」。

インテルのイノベーションに関して言えば、そのビジョンは世界の変革に大きく貢献してきました。驚異的なペースで進歩したインテル・テクノロジーがなければ、現在の世界はもっと違ったものになっていたでしょう。例えば、インターネットを利用したデータのストリーミングやビデオのダウンロードなどもまだ実現していないかもしれません。ビデオ会議もまだ特殊なテクノロジー・ツールの域を出ず、ビデオ編集には1部屋全体を占領するほどのコンピュータが必要だったかもしれません。高度なバッファ・プロセスを必要とする携帯電話などもまだ想像上の機器でしかなく、人々は今でも「モバイル・フォン」とは名ばかりの大きく重い電話機を持ち運んでいるかもしれません。また、インテルのテクノロジーは遠隔医療、複雑なイメージング・システム、高性能なコンピューティング・パワーを活かした DNA や医薬品の研究など、医療分野にも数多くの進歩をもたらしてきました。

インテルでは現在、リアルタイムの通訳機能という未来のテクノロジー研究も行っています。これを電話機に応用すれば、外国の人々と容易に会話が行えるようになるでしょう。このほか、健康状態をモニタリングし、病気の初期症状を検出するテクノロジーを住宅に装備する研究も行っています。インテルはムーアの法則の原理を利用して、かつて SF の世界と思われていたテクノロジーを現実のものにしようとしています。

インテルの卓越した研究、開発、そしてプロセス・テクノロジーによって、シリコンの強力なパワーが世界の都市や農場、オフィスや家庭に浸透し、数十億の人々の生活に大きな影響を与えてきました。

ムーアの法則は続くか？

現在大きな問題となっているのは、今後もこの倍増ペースで機能の向上とコストの下落が続くのかという点です。

今後もイノベーションを継続し、ムーアの法則を維持していくには、シリコンに集積されるデバイスの公称加工寸法を縮小していく必要があります。トランジスタ・サイズを微細化すれば電圧も低下するため、一般には消費電力は少なくなります。しかしさらに微細化を進めていくと今度はリーク電流（トランジスタのオフ時に流れる電流）が増えるため、業界内ではトランジスタ・サイズの微細化が今後ますます難しくなるという懐疑的な見方が広がっています。つまり、チップ上に集積されるトランジスタが増えるにしたがって、無駄な消費電力が増えることになるということです。また、トランジスタの密度と速度が向上するにつれて、チップ全体としての消費電力と発熱量も増えます。このため、より効率的な冷却手法を開発して、デバイスの高密度化とリーク電流の増加による発熱を放散していく必要があります。

しかし現在、電力と熱の問題に対処しながらトランジスタの微細化に取り組んでいる研究者たちは、すでに原子構造の物理的な限界に直面しつつあります。この問題をはじめ、いくつかの要因がシリコン業界全体に大きな問題となって立ちはだかっています。

こうした課題を解決し、さらなるコンピューティングの進化を実現するため、インテルは従来技術の延長およびまったく新しいテクノロジーの研究を積極的に進めることによって、障害の完全な克服を目指しています。これには、材料、設計、パッケージなどの分野における数多くの画期的なテクノロジーやイノベーションの導入が含まれます。例えばプロセス・レベルでリーク電流を削減するため、インテルはすでに歪シリコン・テクノロジーを導入しているほか、画期的なトランジスタ構造（トライ・ゲート・トランジスタ）や high-k などの新しい絶縁膜材料の研究を行っています。また、アーキテクチャ・レベルではマルチコア・プロセッサ、ハイパー・スレッディング（HT）テクノロジー[†]、実行トレース・キャッシュ、拡張版 Intel SpeedStep[®] テクノロジーなどのイノベーションによって、電力の問題を解決しながらインテル・ベース・プラットフォームのパフォーマンスの飛躍的な向上を図っています。

ムーアの法則が示す成長曲線を今後も維持していくには、電力の問題をシリコン・レベルからシステム・レベルまでのあらゆる面から解決していくことが鍵を握るとインテルは考えています。つまり、今後のさらなるコンピューティングの進化を実現するには、パッケージング・テクノロジー、新しいトランジスタ設計、リソグラフィの画期的な改良、およびその他の技術革新を組み合わせることによって、トータルなソリューションを開発することが求められます。

現在および未来のテクノロジー

ムーアの法則を将来も維持していくための長期的なビジョンとして、インテルでは新しいプロセス・テクノロジーの研究開発に関するロードマップを用意しています。このロードマップは、電力の問題に影響する変数や製造上の要因をあらゆる面から考慮したものとなっています。例えば、従来の CMOS プロセスの延長線上のテクノロジーだけでなく、カーボン・ナノチューブやカーボン・ナノワイヤなどのまったく新しい材料に関する研究なども盛り込まれています。

例えば、インテルは2年前に歪シリコンを利用した90 ナノ・メートル・プロセス・テクノロジーを開発し、量産環境に初めて導入しました。これによって、トランジスタのオン電流のパフォーマンスを維持したままリーク電流を5分の1 (実際はそれ以下) に削減することに成功しました。さらにインテルは65 ナノ・メートル・プロセス・テクノロジーへの移行準備も進めています。65 ナノ・メートル・プロセスでは第2世代の改良型歪シリコンを用い、トランジスタのゲート長はわずか35 ナノ・メートルとなります。これは、人間の赤血球の細胞1個の約100分の1のサイズに相当します。そしてさらにその先の準備として、インテルはすでに45 ナノ・メートル、32 ナノ・メートル、22 ナノ・メートルのプロセス・テクノロジーの研究も開始しています。

また、最近インテルは以下の分野できわめて画期的な研究成果も発表しています。

- パッケージング・テクノロジー: パッケージとチップを接続するはんだバンプをなくすことでレイヤの厚みを抑え、さらにデバイスの縮小を可能にしたテクノロジーなど。
- トランジスタ設計: 全体的なリーク電流を抑え、モバイル機器の消費電力削減に貢献する斬新なトライ・ゲート・トランジスタなど。
- 新しい絶縁膜材料: 二酸化シリコンに比べリーク電流を100分の1に削減できる high-k 材料など。
- EUV (Extreme Ultra-Violet) リソグラフィ: 13.5 ナノ・メートルの波長を利用し、加工寸法10 ナノ・メートル以下の回路の転写も可能に。
- シリコン・フォトリソグラフィ: これまで大きな障害となっていた二光子吸収の問題を解決する世界初の連続発振可能なシリコン・レーザなど。

シリコンの集積: イノベーションの原動力

トランジスタ数が増えるにしたがって、デバイスはより複雑になり、チップにより多くの機能を統合できるようになります。トランジスタの数、デバイスの複雑さ、機能の統合という3つの要素を組み合わせることでより豊かなリソースが実現し、シリコン・デバイスはさらに高機能化するとともに、より柔軟かつ低コストでアプリケーションに応用できるようになります。

「ムーアの法則は単にトランジスタの数が増えるということだけが重要なわけではありません」と語るのは、インテル コーポレーション社長 兼 COO の Paul Otellini です。「その増えたトランジスタをいかに創造的に利用するかが重要なのです」。

インテルがトランジスタを効果的に利用している1つの例として、アダプティブ・ボディ・バイアスやスリープ・トランジスタなどのテクノロジーを含む省電力回路設計手法があります。基本的に、トランジスタの基板にかかる電圧 (バイアス) を動的に調整すると、トランジスタがオンになるしきい値電圧を操作することができます。これによって、バイアス電圧を局所的に制御することが可能になり、特定のトランジスタの非アクティブ時のリーク電圧を削減しつつ、システムのピーク利用時のパフォーマンスを高めることができます。

もう1つ、インテルのクリエイティブな開発を示す例として、トライ・ゲート・トランジスタがあります。これは空乏型基板を用いた3次元構造の画期的なトランジスタで、高台のような構造によって駆動電流が増えると同時に、空乏型基板の使用によってトランジスタのオフ時のリーク電流が削減されます。この結果、全体的な消費電力が削減され、モバイル機器のバッテリー持続時間が向上するほか、よりコンパクトなフォーム・ファクタも可能になります。ここでも、インテルのイノベーションは世界中の無数のモバイル・ユーザの利便性向上に貢献します。

プロセス・ジオメトリを縮小するにつれて、より多くのトランジスタと機能が集積されるようになります。利用できるトランジスタ数が増えるにしたがって、エンジニアは「T」(ハイパー・スレディング・テクノロジー[†]、インテル[®] バーチャライゼーション・テクノロジー、LaGrande テクノロジー、インテル[®] アクティブ・マネジメント・テクノロジー、インテル[®] I/O アクセラレーション・テクノロジー)、統合された通信機能、デュアル・コアおよびマルチコア・プラットフォームなどさまざまな機能を提供できるようになります。インテルのエンジニアは、トランジスタの増加によって高まった設計上の柔軟性を活かして、エア・ギャップ、可動部品、アンテナなどさまざまな構造体を組み込み、シリコンに多くの機能を追加するとともに、デュアル・コアおよびマルチコアのプロセッサ開発も行っています。

超紫外線への移行

回路密度の倍増ペースを維持する上でもう1つの大きな要素となるのが、EUV (Extreme Ultra-Violet) リソグラフィです。現在最先端のリソグラフィは波長400~650 ナノ・メートルの可視光線を利用しており、これがさらなる微細化への制約となっています。これに対し、EUV リソグラフィは13.5 ナノ・メートルの波長を使用するため、加工寸法10 ナノ・メートル以下の回路も転写できます(現在のインテルの量産環境における加工寸法は50 ナノ・メートル)。このように加工寸法を大幅に縮小することによって、インテルは今後も引き続きムーアの法則を維持できるものと考えています。

もちろん、EUV などの先端テクノロジーを実用可能な製造技術にするためにはいくつもの大きな課題があります。例えば、EUV はガラスにも吸収されるため、レンズではなく鏡を使用する必要があります。また、EUV はガラス製のマスクを透過しないため、反射型のマスクを使用して、EUV を反射する部分と吸収する部分を使い分けて回路パターンをウエハ上に転写しなければなりません。インテルの研究者やエンジニアはすでにこうした課題の解決に向けた取り組みを開始しており、シリコン業界のさらなる前進を促す画期的なテクノロジーの実現を目指しています。

光の可能性

トランジスタ設計、パッケージング、プロセス・テクノロジーと並行して、インテルは従来とまったく異なるテクノロジーによって新しいソリューションやチャンスを実現する可能性について研究を進めています。例えば、チップ間の電氣的なシグナリングに関しては、すでに原子レベルの物理的な限界に近づきつつあります。この問題を解決する1つの可能性として、インテルはシリコン・フォトニクスの研究を積極的に進めています。

インテルはすでに、光を電子と同じくらい手軽にチップの周辺を移動させるために必要ないくつもの構造物の開発に成功しています。ただし、持続した光源という重要な要素のみが不足していました。ところがこのたび、インテルはラマン効果と呼ばれる物理特性を利用して、完全にシリコンのみによる連続発振可能なレーザの開発に世界で初めて成功しました。この画期的なレーザは、標準的な CMOS シリコンで製造できます。

シリコンのパワーを利用することによって、インテルの研究者たちは従来の大型のラマン・レーザ(ガラスを使用し、通常は大型のラジカセほどのサイズ)と同じ機能をシリコン・ウエハ上の1本の線で実現することに成功しました。インテルのシリコン・フォトニクスに関する Web ページでは、この技術革新に関するデモをご覧ください。

このシリコン・フォトニクスの技術革新によって、コンピューティングやテレコム分野だけでなく、医療機器やセンサにも実用的なアプリケーションが低コストでもたらされる可能性があります。例えば、チューナブル・シリコン・レーザで現在数万ドル以上もするモデルを置き換えることも可能です。また、光ファイバは電気ケーブルよりも細く場所を取らないため、コンピュータやサーバの冷却用スペースも確保しやすく、チップやバックプレーンの高速オプティカル・インターコネクトとしての実用化も期待されます。

リソグラフィやトランジスタ設計の進歩同様、インテルのオプティカル・サイエンスも現在のプロセスをベースにしているため、既存のプロセスを改良および適応させることによって新しい進歩や画期的な科学研究成果への対応が可能となります。例えば、全体にシリコン・レーザを作り込んだインテルのデモンストレーション・ウエハは既存の製造施設で標準の CMOS を使って製造されています。一般に、画期的なテクノロジーはラボから製造フロアまでも過程が長く困難なものになりがちですが、インテルの新しいテクノロジーは驚くほど短期間で量産環境へと移行できます。

未来の展望

40年間にわたるインテルのイノベーションによって、これまでムーアの法則は着実に維持されてきました。インテルでは今後これをさらに上回る進歩を予想しています。インテルでは、2015年までに数十～数百個ものコアを集積したプロセッサ・コアを実現することを計画しており、これらのコアを使って数十、数百、場合によっては数千ものスレッドを同時に実行しようと考えています。

インテルは現在、ダイとウエハの3次元 (3D) スタック化テクノロジーを研究しています。これが実現すれば、デバイス密度を数百～数千ピンのレベルから百万～1千万の接続数にまで向上させることができます。メモリとプロセッサ間の接続をこのように劇的に改善すれば、将来インテルが予定しているメニコア・アーキテクチャで必要とされる帯域幅にも十分対応できます。

このほか、インテルではより自然で、より人間的で、ミスに対してより寛容なインターフェイス、パーソナライズされたインタラクティブな 3D エンターテインメント、ホームおよびビジネス・アプリケーションにおけるインテリジェントなデータ管理などの実現を目指しています。また、ホームおよびビジネス・アプリケーションにおける予測モデリング、遠隔ユーザどうしのシームレスなリアルタイム・コラボレーション、各種機器 (デスクトップ、モバイル、パーソナル) の所有と運用の負担を軽減する自己構成および自己メンテナンス性能を備えたプラットフォームなども登場すると考えています。

インテル コーポレーション 技術製造本部のテクノロジー・ストラテジ担当ディレクターでインテル・フェローの Paolo A. Gargini は次のように述べています。「ムーアの法則は確かに重要ですが、それはシリコン・テクノロジーにおける業界リーダーを決める目安としてではなく、この40年間でどれだけの進歩があったのか、そして今後どのような可能性があるのかを示す標石として大きな意義を持っています」。

10年後の世界は誰にも分かりませんが、インテルはその可能性を想像することができます。そして、インテルは今後も現在および将来の利用モデルを可能にするための画期的なテクノロジーの研究と実用化に積極的に取り組んでいきます。例えば、コンピューティングと通信の融合、ホームおよびビジネス環境におけるアプリケーションの強化、そしてテクノロジーがもたらすメリットを世界中に広めることなどをインテルは目指しています。

まとめ

インテルの共同設立者、Gordon Moore 博士が「テクノロジーのペースメーカー」(Harvard Business Review で Shona Brown 氏の言葉) となる予測を発表して以来、40年がたちます。この期間の大半にわたり、インテルは革新的なテクノロジーを研究、開発、製品化し、ムーアの予測どおりにコンピューティングの進化を実現させてきました。そしてこの取り組みは今後も変わらず続けられます。インテルのテクノロジーは世界の数十億の人々の生活に直接影響を与え、日常生活やビジネス、そして娯楽のあり方を大きく変えてきました。

「私たちは、伝統的なパーソナル・コンピューティングはもちろん、家電機器、そしてインタラクティブあるいはプロアクティブな機器を通じて、世界中のすべての人々の日常生活でインテルのテクノロジーが利用されるようにしたいと考えています」(インテル コーポレーション 上席副社長、Pat Gelsinger)。

本稿では、ムーアの法則を今後も維持するためにインテルの研究者が開発した重要なイノベーションのいくつかを紹介しました。業界屈指の知性と才能を備えた研究者たち、世界最高水準の製造施設への大規模な投資、世界最先端のプロセス・テクノロジーなど、インテルには最先端の開発や画期的な科学研究成果を即座に量産環境に移行し、パフォーマンスの向上に結びつけるために必要な条件が揃っています。そしてこれらの能力を活かすことによって、インテルは単にムーアの法則の維持だけでなく、通信や家電の世界などコンピューティング以外の分野にもムーアの法則を広げています。

シリコン・プロセス・テクノロジーは今後もインテルのアーキテクチャおよびプラットフォーム革新の基盤となります。プロセス・テクノロジーの進歩によってより多くのトランジスタが利用できるようになったことを受けて、インテルは「T」に代表される新しい機能を提供すると同時に、デュアル・コアおよびマルチコア・コンピューティング・プラットフォームを通じてパフォーマンスのさらなる向上に努めています。インテルのイノベーションによってシリコン・プロセス・テクノロジーの恩恵は標準 CMOS 無線、シリコン・フォトリソグラフィ、医療イニシアティブなど新しい分野にも及びつつあり、インテルはこれらの分野でも新しく画期的なプラットフォームおよびソリューションを他社に先がけて提供しています。

これまで、インテルの技術革新が世界を変革してきたことはほとんど疑いの余地がありません。しかし今後はさらに劇的な変化が予想されます。デバイスの数と複雑さが高まることによって斬新な利用モデルが生まれ、玩具やキッチン用品、そして携帯電話や防犯機器まで、あらゆるものにテクノロジーが活かされるようになります。高性能化と低価格化が同時に進行することによって、ミュージシャン、国会議員、タクシー運転手、建築家など、Gordon Moore が1965年に論文を発表した時には想像もできなかった人々が高度なテクノロジーを毎日利用できるようになりました。これこそ、ムーアの法則が生きている証拠であり、その正しさは歴史が証明しています。これまで一貫してムーアの法則の実現に努めてきたインテルは、今後も未来のビジョンを想像し、その実現に向けて取り組みを続けていきます。

関連情報

以下のトピックについて、詳細情報をインテルの Web サイトでご覧いただけます。

- ムーアの法則
- インテル・シリコン・テクノロジー
- プラットフォーム 2015
- テラ時代を築く

著者紹介

Radhakrishna (RK) Hiremane、インテル コーポレーションのテクニカル・マーケティング・エンジニア。1999年、インテルの LAN アクセス事業部にソフトウェア・エンジニアとして入社し、10/100 および Gigabit Ethernet 製品のデバイス・ドライバの開発を担当するかわら、UDI (Uniform Driver Interface) 仕様の策定にインテルの代表として参加。ソフトウェア・ソリューション事業本部の一員として、Linux* および Windows* オペレーティング・システム上で稼働するインテル® Itanium® プロセッサ・ベースの大規模な SMP システムに関するソフトウェアのパフォーマンス分析と最適化作業も手がける。バンガロール大学 (インド) にてエンジニアリング、エレクトロニクス、通信の学士号、およびニューメキシコ大学にて計算機工学の修士号を取得。現在はアリゾナ州立大学の経営学修士課程に在籍。

† ハイパー・スレディング・テクノロジーを利用するには、ハイパー・スレディング・テクノロジーに対応したインテル® Pentium® 4 プロセッサを搭載したコンピュータ・システム、および同技術に対応したチップセットと BIOS、OS が必要です。性能は、使用するハードウェアやソフトウェアによって異なります。HT テクノロジーに対応したプロセッサの情報等、詳細については <http://www.intel.co.jp/jp/info/hyperthreading/> を参照してください。

— Technology@Intel マガジンの記事 終わり —